

# วงจรรองดิจิตอลแบบเลือกได้โดยใช้ TMS-320C26

## Selective Digital Filter Using TMS-320C26

อุมภาพล ทองรัชช์ \*

### บทคัดย่อ

บทความนี้นำเสนอการออกแบบ และสร้างวงจรรองความถี่แบบดิจิตอล ชนิดผลตอบสนองจำกัดทางความถี่ ซึ่งอยู่ในรูปของวงจรรองแถบความถี่ต่ำผ่าน วงจรรองแถบความถี่สูงผ่านและวงจรรองแถบความถี่เฉพาะผ่าน ให้มีการทำงานได้เป็นเวลาจริง ซึ่งประยุกต์มาจากหลักการพื้นฐานรูปแบบหนึ่งของการประมวลผลสัญญาณแบบดิจิตอลวงจรรองความถี่ที่ได้ออกแบบขึ้นนั้น จะมีการทำงานอยู่ในโดเมนทางเวลาตามคำสั่งประสิทธิ์ที่กำหนด เพื่อให้ได้ผลตอบสนองทางความถี่ที่มีค่าใกล้เคียงกับในทางอุดมคติมากที่สุด การทดลองเป็นการทดสอบความถี่ทั้ง 3 ความถี่ในย่านตั้งแต่ ซึ่งสามารถแสดงผลตอบสนองของวงจรรองความถี่ ทั้งโดเมนทางเวลาและโดเมนทางความถี่ ซึ่งทำให้ง่ายต่อการนำไปประยุกต์ใช้งานได้อย่างกว้างขวาง

### Abstract

In this article, the Finite Impulse Response digital filter design are presented. This filter consists of low pass filter, high pass filter and band pass filter that the real time digital signal processing are applied in order to ideal frequency response. The time domain and frequency domain of frequency response are listed in 0-4KHz

### บทนำ

เมื่อกล่าวถึงการประมวลผลสัญญาณดิจิตอล เรามักจะพิจารณาถึงการกรองสัญญาณในรูปแบบของดิจิตอลด้วยเสมอ เนื่องจากการกรองสัญญาณในรูปแบบนี้เป็นระบบพื้นฐาน ที่สามารถอธิบายถึงการทำงานของระบบการประมวลผลสัญญาณแบบดิจิตอลได้เป็นอย่างดี จะสังเกตว่าในปัจจุบันได้มีการนำเอาวงจรรองความถี่ไปประยุกต์ใช้กับงานต่าง ๆ อย่างแพร่หลาย เช่น ในระบบการประมวลผลสัญญาณเสียงในระบบการควบคุมและในทางด้านระบบการสื่อสาร เป็นต้น

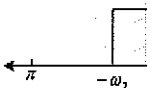
บทความนี้ได้นำเสนอถึงการออกแบบและสร้างวงจรรองความถี่แบบดิจิตอลชนิดผลตอบสนองจำกัด (Finite Impulse Response : FIR) โดยมีจุดประสงค์หลักเพื่อใช้ สำหรับในห้องปฏิบัติการหรือใช้ประกอบการเรียน-การสอนในเนื้อหาวิชาการประมวลผลสัญญาณดิจิตอล ซึ่งจะกำหนดความถี่สุ่มไว้ที่ 8kHz ดังนั้น ย่านความถี่ที่ใช้ในการปฏิบัติงานจึงอยู่ในช่วงตั้งแต่ 0-4kHz ซึ่งเหมาะสำหรับการประมวลผลสัญญาณเสียงพูด (Speech) และได้กำหนดให้มีลำดับของการกรองที่ 64 (64 Order) โดยสามารถเลือกชนิดของการกรองได้ 3 แบบดังนี้ แบบที่ 1 เป็น

\* อาจารย์ประจำภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์

การกรองแถบความถี่ที่ 2 เป็นการกรอง (High pass filter) และแบบสุ่ม (High pass filter) ซึ่งใช้ตัวประมวลผลเป็นตัวประมวลผล ไม่ใครคอมพิวเตอร์ต่อการออกแบบความถี่ตัด โดย

### ทฤษฎีและหลัก

ในการออกแบบการกรอง (Frequency Domain) ซึ่งเมื่อผลตอบสนองของทางความถี่ ถ้าค่าผลของการกรองส่วนในทางกลับ  $0 < |\omega_1| < \pi$  ความถี่สูงผ่าน



รูปที่ 1 แสดง

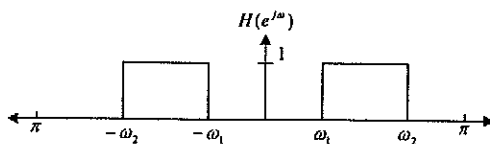
การสร้างวงจรรองความถี่ในโดเมนทางเวลา ซึ่งสามารถพิจารณาได้จากผลตอบที่ 1 ดังสมการ

$$h(n) =$$

การกรองแถบความถี่ต่ำผ่าน (Low pass filter) แบบที่ 2 เป็นการกรองแถบความถี่เฉพาผ่าน (Band pass filter) และแบบสุดท้ายเป็นการกรองแถบความถี่สูงผ่าน (High pass filter) โดยแผ่นวงจร DSK Starter kit ซึ่งใช้ตัวประมวลผลสัญญาณดิจิทัลเบอร์ TMS-320C26 เป็นตัวประมวลผลหลักที่สามารถเชื่อมต่อกับเครื่องไมโครคอมพิวเตอร์ผ่านทางพอร์ตอนุกรม ทำให้ง่ายต่อการออกแบบการเลือกชนิดของการกรอง และความถี่ตัด โดยผ่านโปรแกรมที่ได้ออกแบบขึ้นมา

**ทฤษฎีและหลักการ**

ในการออกแบบวงจรกรองความถี่นั้น เราจะทำการออกแบบในโดเมนทางความถี่ (Frequency Domain) ซึ่งเมื่อพิจารณา ในรูปที่ 1 เป็นการทดลองผลตอบสนองของวงจรกรองแบบแบนด์ผ่านในโดเมนทางความถี่ ถ้ากำหนดให้  $|\omega_1| = 0$  และ  $0 < |\omega_2| < \pi$  ผลของการกรองจะเป็นการกรองความถี่ต่ำผ่าน ส่วนในทางกลับกันถ้ากำหนดให้  $|\omega_2| < \pi$  และ  $0 < |\omega_1| < \pi$  ผลของการกรองที่ได้จะเป็นการกรองความถี่สูงผ่าน



รูปที่ 1 แสดงผลตอบสนองของวงจรกรองความถี่

การสร้างวงจรกรองความถี่เราจะกำหนดให้วงจรทำงานในโดเมนทางเวลาซึ่งสามารถหาผลตอบสนองทางเวลาของวงจรกรองได้จากการแปลงกลับฟูเรียร์จากผลตอบสนองของวงจรกรองความถี่ในรูปที่ 1 ดังสมการ

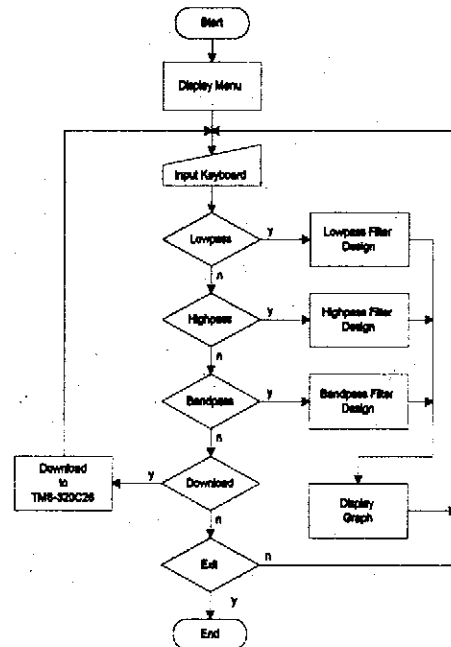
$$h(n) = \frac{1}{2\pi} \int_{-\pi}^{\pi} H(e^{j\omega}) e^{j\omega n} d\omega$$

$$= \frac{1}{2\pi} \int_{-\omega_2}^{-\omega_1} e^{j\omega n} + \frac{1}{2\pi} \int_{\omega_1}^{\omega_2} e^{j\omega n} d\omega$$

$$= \begin{cases} \frac{1}{\pi n} [\sin(\omega_2 n) - \sin(\omega_1 n)] & ; n \neq 0 \\ \frac{1}{\pi n} [\omega_2 - \omega_1] & ; n = 0 \end{cases} \quad (1)$$

จากสมการที่ (1) จะได้  $-M/2 \leq n \leq M/2$  ซึ่ง M คือจำนวนลำดับของวงจรกรองซึ่งในที่นี้กำหนดให้  $M = 64$  และจะได้ค่าสัมประสิทธิ์จำนวน 65 ตัว เราสามารถปรับปรุงผลตอบสนองของวงจรกรองในโดเมนทางเวลาเพื่อให้ผลตอบสนองทางความถี่มีค่าใกล้เคียงกับในทางอุดมคติมากขึ้น [1] โดยการคูณด้วยวินโดว์ (Window) ซึ่งวินโดว์ที่ใช้ในบทความนี้คือวินโดว์แบบ Hann ดังนี้

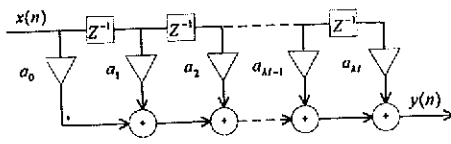
$$w_H = \frac{1}{2} \left[ 1 - \cos\left(\frac{2\pi n}{M/2 + 1}\right) \right] \quad (2)$$



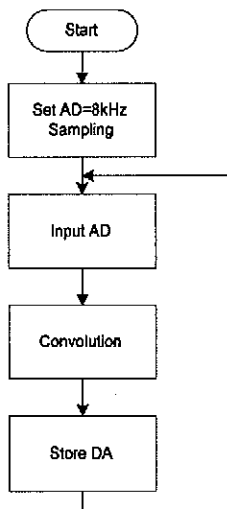
รูปที่ 2 แสดงแผนภูมิการทำงานของโปรแกรมการออกแบบวงจรกรองความถี่

โดยผลตอบสนองของวงจรกรองในโดเมนทางเวลาที่สมบูรณ์จะได้มาจากการนำเอาผลที่ได้จากสมการที่ 1 คูณกับสมการที่ 2 โปรแกรมภายใต้การปฏิบัติของ DOS ซึ่งมีขั้นตอนการทำงานตามรูปที่ 2 โปรแกรมที่ทำการออกแบบขึ้นมาชิ้นนี้ สามารถแสดงผลตอบสนองของวงจรกรองความถี่ทั้งโดเมนทางเวลาและโดเมนทางความถี่ให้สามารถทำงานที่เวลาจริงผ่านทางพอร์ตอนุกรมไปยังแผงวงจร DSK ซึ่งทำให้ง่ายต่อการนำไปใช้งานเป็นอย่างมาก

ในส่วนการทำงานของโปรแกรมที่ทำหน้าที่เป็นวงจรกรอง ซึ่งทำงานบนตัวประมวลผลสัญญาณดิจิทัลเบอร์ TMS-320C26 นั้นสามารถออกแบบได้ตามโครงสร้างพื้นฐานของวงจรกรองแบบผลตอบสนองจำกัดดังแสดงในรูปที่ 3



รูปที่ 3 แสดงโครงสร้างพื้นฐานของวงจรกรองแบบ FIR



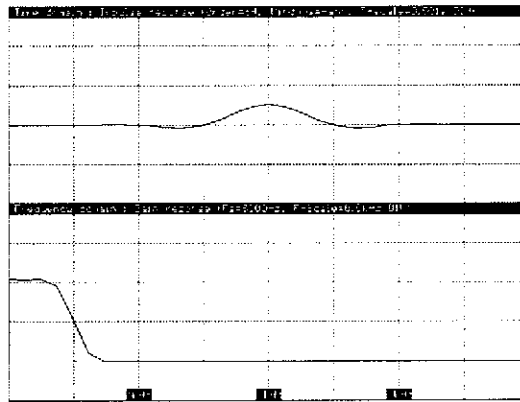
รูปที่ 4 แสดงแผนภูมิการทำงานของโปรแกรมกรองความถี่ทำงานที่เวลาจริง

จากรูปที่ 3 จะสัมพันธ์กับสมการที่ (3) นั่นคือสัญญาณลำดับที่เอาต์พุต  $y(n)$  ได้จากการคูณประสานกัน (Convolution) ระหว่างสัญญาณอินพุต  $x(n)$  โดยที่  $x(n)$  คือสัญญาณที่ได้จากการสุ่มตัวอย่างจากวงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลกลับไปผลตอบสนองของวงจรกรองความถี่  $h(n)$  ซึ่งจากรูปที่ 3 ค่าสัมประสิทธิ์ของ  $a_n$  โดยที่  $a_n = h(n - M/2) \times w_H(n - M/2)$  และ  $0 \leq n \leq M$  นั้นเอง ซึ่งสามารถเขียนเป็นแผนภูมิของการทำงานได้ดังแสดงในรูปที่ 4

$$y(n) = \sum_{k=0}^M h(k)x(n-k) \quad (3)$$

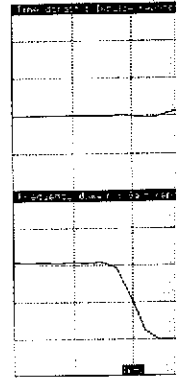
**ผลการทดลอง**

จากการทดสอบการทำงานที่ผ่านมาได้ทำการทดสอบการออกแบบวงจรกรองความถี่ทั้ง 3 แบบคือ วงจรกรองแถบความถี่ต่ำผ่าน, วงจรกรองแถบความถี่สูงผ่าน และวงจรกรองแถบความถี่เฉพะผ่าน ซึ่งสามารถแสดงได้ในลักษณะของสัญญาณผลตอบสนองทางความถี่ ดังรูปที่ 5 ถึง 13 ตามลำดับจะเห็นว่ารูปสัญญาณผลตอบสนองของวงจรกรองความถี่ใกล้เคียงกับทางอุดมคติมากพอสมควร

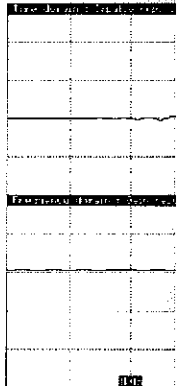


รูปที่ 5 กราฟแสดงผลตอบสนองของวงจรกรองแถบความถี่ต่ำผ่าน

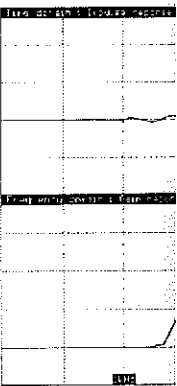
$$\omega_1 = 0, \omega_2 = \frac{\pi}{8} (500 \text{ Hz})$$



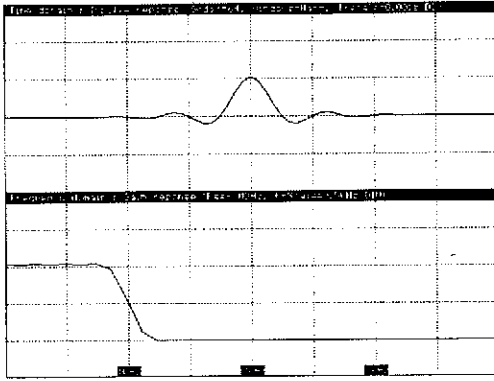
รูปที่ 6 กร...



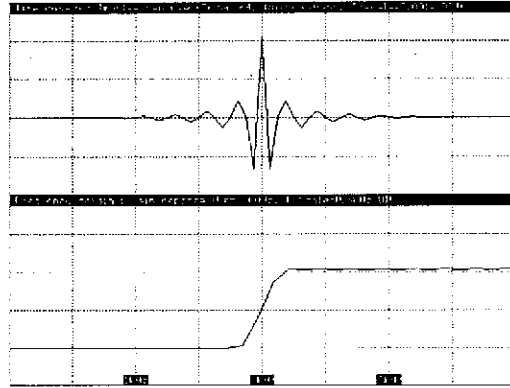
รูปที่ 7 กร...



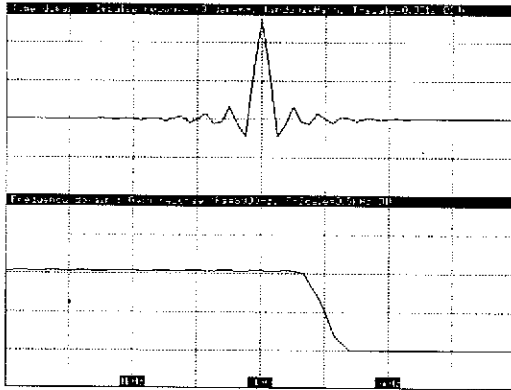
รูปที่ 8 กร...



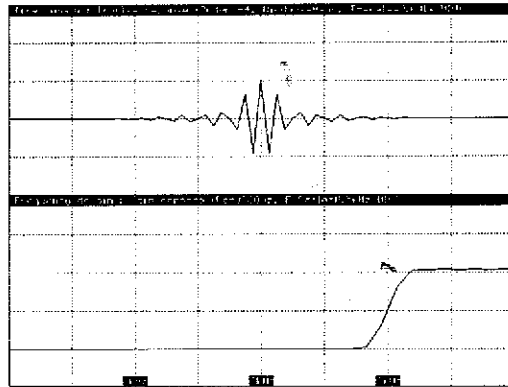
รูปที่ 6 กราฟแสดงผลตอบสนองของวงจรกรอง  
แถบความถี่ต่ำผ่าน  
 $\omega_1 = 0, \omega_2 = \frac{\pi}{4} (1\text{kHz})$



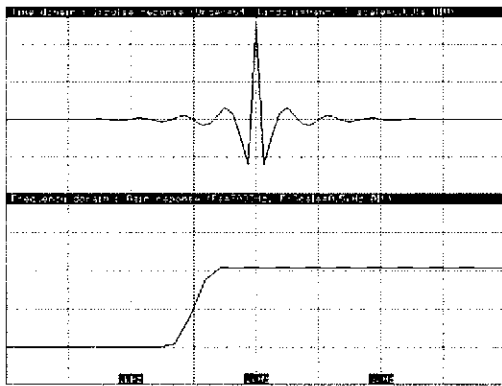
รูปที่ 9 กราฟแสดงผลตอบสนองของวงจรกรอง  
แถบความถี่สูงผ่าน  
 $\omega_1 = \frac{\pi}{2} (2\text{kHz}), \omega_2 = \pi (4\text{kHz})$



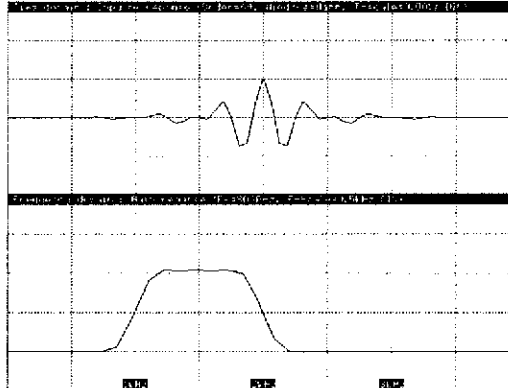
รูปที่ 7 กราฟแสดงผลตอบสนองของวงจรกรอง  
แถบความถี่ต่ำผ่าน  
 $\omega_1 = 0, \omega_2 = \frac{2.5\pi}{4} (2.5\text{kHz})$



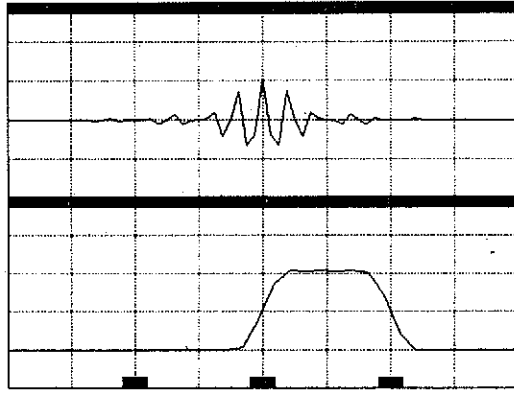
รูปที่ 10 กราฟแสดงผลตอบสนองของวงจรกรอง  
แถบความถี่สูงผ่าน  
 $\omega_1 = \frac{3\pi}{4} (3\text{kHz}), \omega_2 = \pi (4\text{kHz})$



รูปที่ 8 กราฟแสดงผลตอบสนองของวงจรกรอง  
แถบความถี่ต่ำผ่าน  
 $\omega_1 = \frac{1.5\pi}{4} (1.5\text{kHz}), \omega_2 = \pi (4\text{kHz})$

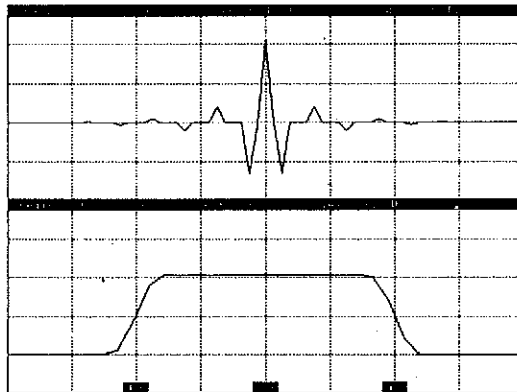


รูปที่ 11 กราฟแสดงผลตอบสนองของวงจรกรอง  
แถบความถี่เฉพาะผ่าน  
 $\omega_1 = \frac{\pi}{4} (1\text{kHz}), \omega_2 = \frac{\pi}{2} (2\text{kHz})$



รูปที่ 12 กราฟแสดงผลตอบสนองของวงจรกรองแถบความถี่เฉพาะผ่าน

$$\omega_1 = \frac{\pi}{2} (2kHz), \omega_2 = \frac{3\pi}{4} (3kHz)$$



รูปที่ 13 กราฟแสดงผลตอบสนองของวงจรกรองแถบความถี่เฉพาะผ่าน

$$\omega_1 = \frac{\pi}{4} (1kHz), \omega_2 = \frac{3\pi}{4} (3kHz)$$

### บทสรุป

วงจรกรองความถี่ที่ได้นำเสนอในบทความนี้เป็นทางเลือกพื้นฐานของวงจรกรองแบบดิจิทัลชนิดผลตอบสนองจำกัดที่สามารถนำไปใช้จริงในทางปฏิบัติได้ ซึ่งจะมีความสะดวกในการใช้งานมากกว่าวงจรกรองความถี่แบบอนาลอก เพราะสามารถเลือกชนิดของการกรองและความถี่ตัดได้จากเครื่องมือคอมพิวเตอร์ ดังนั้นจึงสามารถนำไปประยุกต์ใช้งานได้อย่างกว้างขวาง เมื่อทำการเปรียบเทียบข้อดีและข้อเสียของวงจรกรองแบบผลตอบสนองจำกัด (Finite Impulse Response : FIR) กับวงจรกรองแบบผลตอบสนองไม่จำกัด (Infinite Impulse Response : IIR) จะเห็นได้ว่าวงจรกรองแบบผลตอบสนองจำกัด สามารถออกแบบได้ง่าย และมีผลตอบสนองทางเฟสที่เป็นเชิงเส้นมากกว่าวงจรกรองแบบผลตอบสนองไม่จำกัด ส่วนข้อเสียคือต้องใช้หน่วยความจำมากและตัวประมวลผลที่มีความเร็วสูง สำหรับแนวทางในการพัฒนาต่อไปคือการเพิ่มจำนวนลำดับและการเพิ่มความถี่ในการสุ่มสัญญาณให้มากขึ้น จะทำให้ได้วงจรกรองมีผลตอบสนองทางความถี่ที่ใกล้เคียงกับอุดมคติมากยิ่งขึ้น และมีงานการปฏิบัติงานที่กว้างขึ้น แต่ทั้งนี้จะต้องคำนึงถึงหน่วยความจำและความเร็วของตัวประมวลผลด้วยเป็นสำคัญ □

### เอกสารอ้างอิง

- 1 Gordon B. Lockhart, "Basic Digital Signal Processing", London , UK, 1989
- 2 Roman Kuc, "Introduction to Digital Signal", McGraw-Hill, USA, 1982
- 3 Les Thede, "Analog and Digital Filter Design Using C", Prentice Hall, Newjersey, USA, 1996
- 4 Leland B. Jackson, "Digital Filter and Signal processing", Kluwer Academic Publisher, USA, 1986.
- 5 Paul M. Ember, "C language Algorithms for Digital Signal Processing", Prentice Hall, USA, 1991.

