

วงจรถ่ายความต้านทานจดจำ โดยใช้ความต้านทานปรับค่าได้ทางแสง

Emulator circuit of Memristor based on using Light Dependent Resistor

สัญญา คุณขาว¹ อภิษฎา ทองรักษ์¹ กร พวงนาค¹ ปรางฤต เหลียงประดิษฐ์¹ และ วันชัย จัน ไกรผล²

¹ สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์และโทรคมนาคม คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลพระนคร sanya.k@rmutp.ac.ac.th

² ภาควิชาวิศวกรรมไฟฟ้าและอิเล็กทรอนิกส์ประยุกต์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยศรีปทุม wanchai.ch@spu.ac.th

บทคัดย่อ

จากพื้นฐานของไฟฟ้าที่มีอุปกรณ์แบบสองขั้วไฟฟ้า ที่เป็นพาสซีฟ 3 ชนิด ได้แก่ ตัวต้านทาน ตัวเก็บประจุและตัวเหนี่ยวนำซึ่งได้มีการวิเคราะห์อย่างต่อเนื่อง ต่อมาในปี 1971 ได้มีการนำเสนอและอธิบายถึงอุปกรณ์ชนิดใหม่ คือเมมริสเตอร์ที่สร้างจากสารกึ่งตัวนำที่มีความสัมพันธ์ระหว่างฟลักซ์แม่เหล็กและประจุไฟฟ้า งานวิจัยนี้มีวัตถุประสงค์เพื่อศึกษาการจำลองวงจรมเมมริสเตอร์ ด้วยพื้นฐานการควบคุมฟลักซ์เพื่อทราบแรงดันที่สัมพันธ์กันกับฟลักซ์สนามแม่เหล็ก โดยวงจรถ่ายที่นำเสนอประกอบด้วย วงจรขยายทรานคอนดักแตนซ์ วงจรออปแอมป์ ตัวต้านทาน ตัวเก็บประจุและตัวเหนี่ยวนำ จากผลของวงจรถ่ายเมมริสเตอร์พบว่ามีการลดลงและเพิ่มขึ้นของกระแส ด้วยการเชื่อมต่อในวงจรถ่าย ออพุท ยิ่งไปกว่านั้นระดับกระแสกับแรงดันปรากฏผลของฮิสเทอรีซิสที่ขึ้นอยู่กับความถี่และระดับแรงดันอินพุทที่เป็นสถานะของการเปิดและปิด ในลักษณะโดเมนเวลาโดยการแสดงถึงลักษณะของสถานะหน่วยความจำ

คำสำคัญ: หน่วยความจำ, ประจุไฟฟ้า, ฟลักซ์สนามแม่เหล็ก, ฮิสเทอรีซิส

Abstract

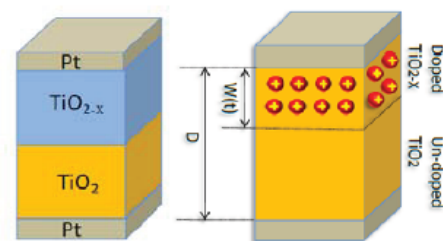
From the basis of electricity with two passive electrodes, three types of resistors, capacitors and inductors, which are continuously analyzed. Later in 1971, a new device was introduced and described as a memorial created from a semiconductor with a relationship between a magnetic flux and an electric charge. The proposed emulator circuit consists of operation transconductance amplifier, op amp, resistor, capacitor and inductor. As the result of the emulator memristor circuit, it was found that there were a decrease and increase of current by connecting in the serial circuit. Furthermore, the current versus voltage plot describes a pinched hysteresis loop that depends on the frequency and level of input voltage. In addition to this status of the switch in the time domain, by showing the nature of the memory status.

Keywords: Memory, Charge, Magnetic flux, Hysteresis ops

1. บทนำ

จากงานวิจัยของบริษัท Hewlett Packard ซึ่งได้มีการเผยแพร่สิ่งประดิษฐ์ เมมริสเตอร์คุณลักษณะพิเศษของ เมมริสเตอร์ ที่มีความต้านทานเปลี่ยนแปลง โดยวงจรถ่ายของ เมมริสเตอร์ได้คิดค้นครั้งแรกในปี 1971 โดย Chua [1] เป็นวงจรถ่ายที่ใส่ในอุปกรณ์พาสซีฟ (passive element) ต่อจากตัวต้านทาน (Resistor: R) ตัวเหนี่ยวนำ (Inductor: L) และตัวเก็บประจุ (Capacitance: C) ที่มีความสัมพันธ์ของฟลักซ์สนามแม่เหล็ก(Φ)กับประจุไฟฟ้า(q) ที่อยู่ในตัวเมมริสเตอร์[2]

โดยเมมริสเตอร์ได้รับการศึกษาในรูปแบบของตัวต้านทานหน่วยความจำและมีสมบัติทั้งความต้านทาน (memristive) ที่มีการเชื่อมโยงกับแรงดันไฟฟ้าที่บริเวณขั้ว (voltage-polarity-dependent) มีพฤติกรรมในการประยุกต์ใช้กับวงจรถ่ายไม่เป็นเชิงเส้น โดยมีส่วนประกอบของ memcapacitor, meminductors และ memristor และมีการทำงานเป็นสวิตช์ โดยการออกแบบสร้างจากสารกึ่งตัวนำที่มีโครงสร้างเป็นฟิล์มบางแบบแซนด์วิชด้วยการเติมอะตอมสารเจือไททานเนียมออกไซด์ที่มีความยาวเท่ากับ D โดยมีขั้วไฟฟ้าโลหะแพททินัมสองขั้ว และมีการเติมอะตอมสารเจือมีความหนา $w(t)$ และ ไม่มีการเติมอะตอมสารเจือ ซึ่งเป็นโครงสร้างกายภาพพื้นฐานดังแสดงในรูปที่ 1 ที่เป็นชั้นของไททานเนียมออกไซด์ TiO_{2-x} ที่ได้รับการเติมอะตอมสารเจือสูงของออกซิเจนและชั้นที่ไม่เติมอะตอมสารเจือคือ TiO_2 โครงสร้างดังกล่าวประกอบด้วยส่วนที่มีการเติมอะตอมสารเจือของออกซิเจนที่สูงซึ่งมีประจุไฟฟ้าบวกสูงและมีสภาพความต้านทานที่ลดต่ำลง สำหรับชั้นความหนาที่ไม่ได้รับการเติมอะตอมสารเจือนั้นจะมีความเป็นฉนวนที่สูง

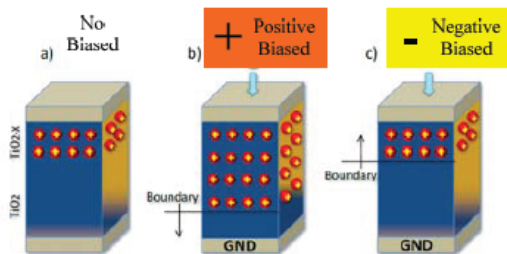


รูปที่ 1 โครงสร้างของเมมริสเตอร์โดยนักวิจัยบริษัท Hewlett Packard

โครงสร้างของเมมริสเตอร์นี้ที่ไม่ได้รับแรงดันไบอัสจะพบว่ามีความถี่ของอะตอมสารเจือที่เติมลงไปนั้นสารกึ่งตัวนำ ทำให้มีการเปลี่ยนแปลงความต้านทานที่ลดต่ำลง สำหรับในบริเวณที่ไม่ได้รับ

EL 04

การเติมสารเจือปนจะมีค่าสภาพความต้านทานที่สูงดังรูปที่ 2(a) ในที่นี้สถานะการเปลี่ยนแปลงภายในโครงสร้าง และความต้านทานทั้งหมดของสิ่งประดิษฐ์ชนิดนี้ สามารถเปลี่ยนแปลงได้โดยแหล่งจ่ายแรงดันภายนอก $v(t)$ เมื่อให้แรงดันไบอัสเป็นศักย์บวกจะผลักให้ประจุไฟฟ้าบวกเคลื่อนที่ไปยังส่วนที่ไม่ได้รับการเติมอะตอมสารเจือ เป็นเหตุให้กระแสไฟฟ้าได้ไหลจากเมมริสเตอร์ในด้านหนึ่งที่จะทำให้เกิดค่าความต้านทานที่ต่ำซึ่งมีกระแสไฟฟ้าไหลจากทิศทางหนึ่งโดยมีคาบเวลาที่ค่อนข้างเร็วดังรูปที่ 2(b) ในกรณีที่ให้แรงดันศักย์ลบจะเป็นการดึงประจุพาหะบวก ในชั้นที่เติมอะตอมสารเจือเข้าสู่ศักย์ไฟฟ้าด้านลบซึ่งเป็นการทำงานให้ความต้านทานสูงขึ้นนั่นคือ memristance มีกระแสไฟฟ้าไหลจากทิศทางหนึ่งโดยมีคาบเวลาที่ค่อนข้างนานดังรูปที่ 2(c) ซึ่งเป็นการทำงานในลักษณะตัวต้านทานที่แปรเปลี่ยนค่า โดยที่ความต้านทานนี้สามารถปรับได้ โดยการเปลี่ยนทิศทางและช่วงเวลาของการให้แรงดันไฟฟ้าหรือกระแสไฟฟ้า



รูปที่ 2 โครงสร้างของ memristor ขณะที่ไม่ได้รับการไบอัส(a) ขณะที่ได้รับการไบอัสด้วยศักย์บวก (b) ขณะที่ได้รับการไบอัสด้วยศักย์ลบ(c)

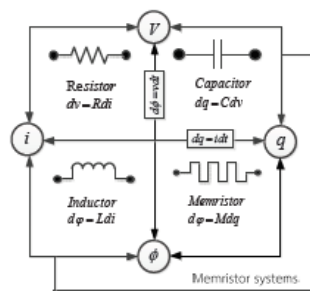
1.1 การจำลองวงจรเลียนแบบค่านานจดจำ

อุปกรณ์เมมริสเตอร์คือเป็นอุปกรณ์ชนิดใหม่ที่มีสมบัติตามหลักการวิเคราะห์ห้วงจรทางไฟฟ้าที่พิจารณาถึงองค์ประกอบทางไฟฟ้าพื้นฐาน 4 แบบด้วยกันคือ กระแสไฟฟ้า (i) แรงดัน (v) ประจุ (q) และฟลักซ์แม่เหล็ก (ϕ) ดังอธิบายไว้ในรูปที่ 3 โดยมีวงจรความต้านทานจดจำเมมริสเตอร์ที่มีค่าความต้านทานจดจำ (memristance: M) โดยมีความสัมพันธ์การทำงานระหว่างประจุและฟลักซ์แม่เหล็ก ดังแสดงเป็น $M = \frac{d\phi}{dq}$ ซึ่งมีนิยามทางคณิตศาสตร์พื้นฐานของวงจรเมมริสเตอร์ ที่ควบคุมกระแสสำหรับการวิเคราะห์ห้วงจรได้ โดยแสดงในรูป $v = R(w)i$ และ $\frac{dw(t)}{dt}$ โดยที่ $w(t)$ เป็นระยะที่เปลี่ยนไปและ R เป็นความต้านทานทั่วไป การควบคุมประจุของเมมริสเตอร์แสดงดังนี้

$$v(t) = M(q(t))i(t) \quad (1)$$

$$M(q) \equiv \frac{d\phi(q)}{dq} \quad (2)$$

ด้วยการใช้กฎของฟาราเดย์ $\phi = \int v(t)dt$ และกระแส $i = \frac{dq}{dt}$



รูปที่ 3 องค์ประกอบวงจรไฟฟ้าพื้นฐานแบบสองขั้ว

ดังนั้นฟลักซ์ของสนามแม่เหล็กในเมมริสเตอร์สามารถอธิบายได้ดังนี้

$$\phi(q) = \int M(q(t))i(t)dt = \int M(q(t))dq \quad (3)$$

เมื่อฟลักซ์สนามแม่เหล็กในช่วงเวลา $t = t_0$

$$\phi(q) = \int_{q(t=-\infty)}^{q(t=t_0)} M(q(t))dq \quad (4)$$

สมการที่ (4) แสดงถึงฟลักซ์สนามแม่เหล็กในช่วงเวลาที่ขึ้นกับประจุไฟฟ้าหรืออาจกล่าวได้ว่าพฤติกรรมของกระแสที่ขึ้นกับการเคลื่อนที่ของประจุไฟฟ้าผ่านเข้าสู่เมมริสเตอร์ที่เป็นผลของการจดจำเป็นองค์ประกอบของเมมริสเตอร์ด้วยวงจรไฟฟ้าพื้นฐานแบบสองขั้ว 4 แบบ ได้แก่ ตัวต้านทาน ตัวเก็บประจุ ตัวเหนี่ยวนำ และตัวต้านทานจดจำ[3] ดังรูปที่ 4 ที่เป็นฟิล์มบางชนิดสารกึ่งตัวนำที่มีสารเจือปนในระดับสูงซึ่งมีความต้านทานต่ำ (R_{ON}) โดยมีส่วนที่เหลือจะมีความเข้มข้นเจือปนใกล้เคียงค่าศูนย์ และมีความต้านทาน R_{OFF} ที่สูงขึ้น ในขณะที่ทำการไบอัสแรงดันภายนอก $v(t)$ จะเกิดการเปลี่ยนแปลงประจุพาหะระหว่างบริเวณทั้งสองที่เกิดจากการเติมอะตอมสารเจือ ซึ่งขึ้นกับความคล่องตัวของประจุเคลื่อนที่พาหะอะตอมสารเจือ (μ_v) ดังแสดงในสมการดังนี้

$$v(t) = \left\{ R_{ON} \frac{w(t)}{D} + R_{OFF} \left(1 - \frac{w(t)}{D} \right) \right\} i(t) \quad (5)$$

$$\frac{dw(t)}{dt} = \mu \frac{R_{ON}}{D} i(t) \quad (6)$$

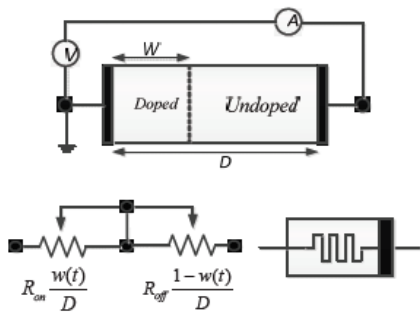
และ ค่า $w(t)$ สามารถคำนวณ ได้จากสมการที่ (3)

$$w(t) = \mu_v \frac{R_{ON}}{D} q(t) \quad (7)$$

เมื่อแทนที่สมการ (7) เข้าสมการ (5) จะสามารถหาค่าความต้านทานจดจำ ดังสมการที่ (4) ดังนี้

$$M(q(t)) \equiv \frac{d\phi}{dt} = R_{OFF} \left(1 - \frac{\mu_v R_{ON}}{D^2} q(t) \right) \quad (8)$$

โดยที่ประจุไฟฟ้า(q)ที่เป็นฟังก์ชันกับเวลานี้ส่งผลต่อความต้านทานจดจำที่มีขนาดใหญ่ขึ้นด้วยการเคลื่อนที่ของอะตอมสารเจือ และมีความหนาของฟิล์มชนิดสารกึ่งตัวนำขนาด (D) ตามลำดับ



รูปที่ 4 แบบจำลองความต้านทานแปรผันแบบคู่สำหรับวงจรความต้านทานจลจํา โครงสร้างและสัญลักษณ์ของวงจรความต้านทานจลจํา

2. การออกแบบจำลองการทำงานของวงจร

งานวิจัยนี้เพื่อออกแบบการจำลองวงจรทำงานของเมมริสเตอร์ ด้วยอุปกรณ์วงจรรขยายความนำถ่ายไอออน (Operational Transconductance Amplifier: OTA) ร่วมกับอุปกรณ์พื้นฐานทางแสง Light Dependent Resistor : LDR โดยการออกแบบจำลองการทำงานด้วยวงจรรขยายความนำถ่ายไอออนเพื่ออธิบายการทำงานของเมมริสเตอร์ที่มีการเปลี่ยนสถานะเปิด และปิด ในช่วงที่ LDR memristor มีการตอบสนองของสภาพความต้านทาน เปรียบเทียบวงจรจำลองเมมริสเตอร์แบบต่างๆ ตามตารางที่ 1 ที่มีการใช้อุปกรณ์แบบ FET และ วงจรสายพานกระแสที่มีการปรับตัวทางอิเล็กทรอนิกส์ด้วยวงจรรขยายทรานคอนดักแตนซ์ที่ใช้ในการรับรู้อุปกรณ์แอนาล็อกทั้งแรงดันและกระแส

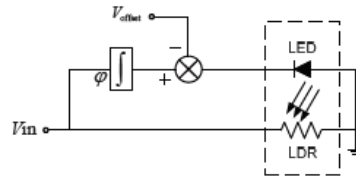
ตารางที่ 1 เปรียบเทียบวงจรจำลองเมมริสเตอร์

Ref.	No. Active element	No. Passive element	(Decremental) or (Incremental)	Emulator circuit and test	Frequency Element
Ref. [3]	3-op-amp, 1-diode, 1-LDR	11-R, 1-C	Incremental	Yes	R, C
Ref. [4]	1-DDCC, 1-analog multiplier	2-R, 1-C	Decremental	No	R, C
Ref. [5]	2-AD844, 1-AD633	3-R, 2C	Either	Yes	R, C
Ref. [6]	2-AD844, 1-LMB080 (OTA)	3-R, 2-C	Decremental	Yes	R, C

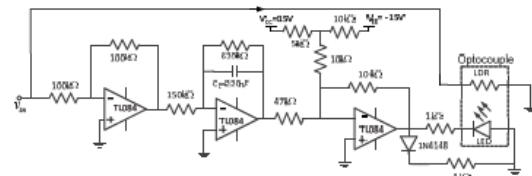
2.1 แบบจำลองวงจรรแอนาล็อกของเมมริสเตอร์

การออกแบบวงจรจำลองเมมริสเตอร์ด้วยพื้นฐานของโมเดลการควบคุมฟลักซ์เพื่อให้ทราบแรงดันที่สัมพันธ์กันกับฟลักซ์สนามแม่เหล็ก เป็นโครงสร้างแผนภาพการทำงานดังแสดงในรูปที่4 ซึ่งมีค่าระดับแรงดันออฟเซต V_{offset} ในการปรับระดับของสัญญาณอินพุตที่เข้าสู่วงจร ซึ่งอยู่ในขอบเขตที่สูงกว่าแรงดันที่ทำให้ LED นั้น ON และระดับสัญญาณต้องอยู่ในกระบวนการที่ LDR มีช่วงการทำงานที่เป็นเชิงเส้น[4] ในที่นี้ส่วนของ photocell มีสมบัติที่ไม่เป็นเชิงเส้นในการตอบสนองต่อความเข้มทางแสงที่รับจาก LED จึงเลือกช่วงการทำงานในบริเวณที่มีความเป็นเชิงเส้นโดยการออกแบบใช้ตัวต้านทาน $1k\Omega$ มาต่ออนุกรมกับ LED เพื่อจำกัดระดับกระแสที่ไหลเข้า การเปลี่ยนแปลงความต้านทานที่เป็นฟังก์ชันการทำงานที่ขนานด้วยการใช้อุปกรณ์ให้แสงที่เป็น LED แบบ

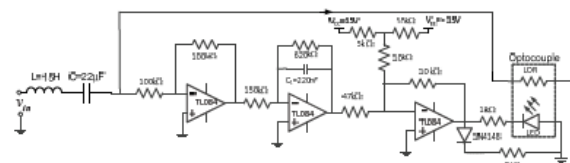
ความเข้มแสงสูงที่ส่งสัญญาณเข้าสู่ LDR ในที่นี้ LDR จะมีความต้านทานที่สูงเมื่อ LED อยู่ในสถานะ OFF และจะมีความต้านทานที่ต่ำเมื่อ LED อยู่ในสถานะ ON สภาพความต้านทานที่แปรเปลี่ยนดังกล่าวนี้เป็นผลอันเนื่องมาจากความสว่างของ LED ซึ่งในการหาผลดังกล่าวสามารถกระทำได้โดยกระแสที่ไหลผ่านเข้าสู่ LED ดังรูปที่ 5 ด้วยการใช้อุปกรณ์ของตัวเหนี่ยวนำและตัวเก็บประจุต่อเชื่อมอนุกรมกับวงจรจำลองเมมริสเตอร์ในการวัดค่ากระแสกับแรงดัน และสัญญาณแรงดันที่ตกคร่อมในอุปกรณ์ดังรูปที่ 6



รูปที่ 4 แผนภาพวงจรพื้นฐานของเมมริสเตอร์ด้วย LDR วงจรส่วนบนเป็นวงจรรควบคุม ส่วนล่างเป็นสัญญาณแรงดันอินพุต



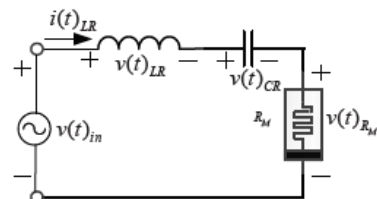
รูปที่ 5 วงจรจำลองเมมริสเตอร์ด้วย LDR



รูปที่ 6 วงจรจำลองเมมริสเตอร์ LDR ต่อเชื่อมต่ออนุกรมกับตัวเหนี่ยวนำและตัวเก็บประจุ

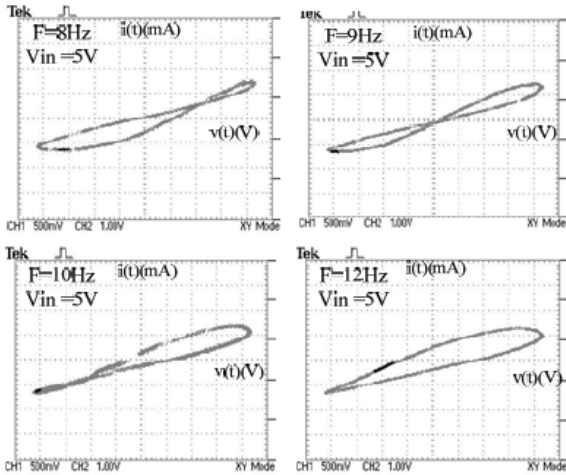
2.2 ผลการทดลอง

จากวงจรตามรูปที่ 6 ที่ใช้ตัวเหนี่ยวนำและตัวเก็บประจุที่เป็นอุปกรณ์ passive element สามารถเขียนเป็นวงจรตามรูปที่ 7 ที่เป็นวงจรสมมูลอย่างอนุกรม $L-C-R_M$ ด้วยการทดสอบให้สัญญาณไซน์แรงดันอินพุต 5 Vpp กำหนดให้ $L_R=15H$ และ $C_R=10\mu F$ ที่ความถี่ต่างกันพบว่ามีการเปลี่ยนแปลงระหว่างกระแสกับแรงดันของสภาวะ ON และ OFF



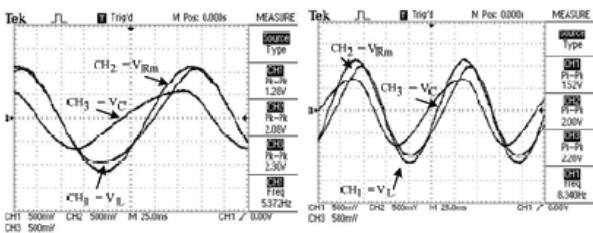
รูปที่ 7 วงจรสมมูลอย่างอนุกรม ($L-C-R_M$)

ที่แสดงฮิสเทอรีซิสที่มีการเปลี่ยนสถานะสภาพความต้านทานต่ำ และสูงดังรูปที่ 8 ผลการวัดฮิสเทอรีซิสนี้แสดงให้เห็นถึงการเปลี่ยนแปลงที่ย่านความถี่ที่ LDR มีการตอบสนองย่านความถี่ต่ำ โดยที่ความถี่ 9 Hz พบว่าการเปลี่ยนแปลงสถานะความต้านทานเป็นไปตามทฤษฎีการสวิตช์ของสัญญาณไฟฟ้าที่มีศักย์บวก และศักย์ลบ



รูปที่ 8 ฮิสเทอรีซิสลูปของวงจรจำลองเมมริสเตอร์ระหว่างกระแสกับแรงดันที่แรงดันอินพุตคงที่และความถี่ต่างๆ

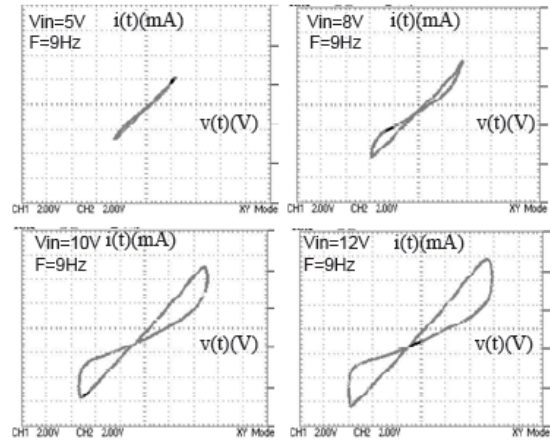
ทั้งนี้เมื่อวัดสัญญาณที่ตกคร่อมตัวเหนี่ยวนำ $v(t)_L$ ตัวเก็บประจุ $v(t)_C$ และความต้านทานเมมริสเตอร์ $v(t)_{R_M}$ ซึ่งในที่นี้จะพบว่าแรงดันตกคร่อมเมมริสเตอร์ $v(t)_{R_M}$ นั้นนำหน้าแรงดันที่ตัวเก็บประจุ $v(t)_C$ และแรงดันตกคร่อมเมมริสเตอร์ $v(t)_{R_M}$ นั้นตามหลังแรงดันตกคร่อมตัวเหนี่ยวนำ $v(t)_L$ เมื่อพิจารณารูปที่ 8 และ 9 ที่ความถี่ต่ำ 8-12 Hz [5-6]



รูปที่ 9 รูปคลื่นสัญญาณวงจรสมมูลอย่างอนุกรม ตัวเหนี่ยวนำ ตัวเก็บประจุ และความต้านทานเมมริสเตอร์ ($L - C - R_M$)

จะแสดงพฤติกรรมของการเปลี่ยนสถานะความต้านทานที่ค่อนข้างสูงและต่ำ ซึ่งเป็นผลของสภาพความต้านทานของ LDR ที่มีการทำงานในช่วงแคบๆ แต่กระนั้น LDR นี้สามารถแสดงพฤติกรรมของเมมริสเตอร์ที่มีการเปลี่ยนความต้านทานได้อย่างเหมาะสมในการทดสอบที่ความถี่ 9Hz ที่มีระดับกระแสกับแรงดันที่สมมาตรของการเปลี่ยนสถานะดังรูปที่ 10 โดยการกำหนดให้แรงดันอินพุตรูปคลื่นไซน์ 5Vpp-12Vpp พบว่า

ระดับกระแสกับแรงดันที่ไหลผ่านวงจรจำลองเมมริสเตอร์ที่มีขนาดเพิ่มสูงขึ้นและทำให้ขนาดฮิสเทอรีซิสเปลี่ยนขยายออกอันเนื่องมาจากกระแส $i(t)_{R_M}$



รูปที่ 10 ฮิสเทอรีซิสลูปของวงจรจำลองเมมริสเตอร์ระหว่างกระแสกับแรงดันที่ความถี่คงที่และแรงดันอินพุตต่างๆ

3. สรุป

วงจรจำลองการทำงานของ Memristor ได้แสดงพฤติกรรมของ Memristor ไททานเนียมไดออกไซด์ ที่ผลิตจากห้องปฏิบัติการของ HP ด้วยการทดลองจากวงจร R-L-C ที่ต่อแบบอนุกรมเข้ากับส่วนของเมมริสเตอร์ โดยการศึกษาจะอาศัยอยู่บนพื้นฐานของ LDR ได้แสดงคุณลักษณะของความจำเมื่อมีการเปลี่ยนความถี่ และแรงดันอินพุต

เอกสารอ้างอิง

- [1] L. O. Chua, "Memristor-the missing circuit element," IEEE Transactions on Circuit Theory, vol. CT-18, pp. 507-511, 1971.
- [2] S. Benderli, A. Wey, "On SPICE macromodeling of TiO2 memristors," Electronics Letters, vol. 45, pp. 377-379, 2009.
- [3] X.Y. Wang, A.L. Fitch, H. C. Lu, V. Sreeram, W.G. Qi "Implementation of an analogue model of a Memristor based on a light-dependent resistor," Chinese Physics B, vol.21,pp.1-8,2012.
- [4] A. Yesil, Y. Babacan, F. Kacar. "A new DDCC based memristor emulator circuit and its applications," Microelectronics Journal, vol.45, pp. 282-287,2014.
- [5] A.S. Elwakil, M.E. Fouda, A.G. Radwan. " A Simple model of double loop hysteresis behavior in memristive element," IEEE. Tran.on circuits and Systems II: Express Briefs, vol.60, pp.487-491, 2013.
- [6] M.T. Abuelma'atti, Z.I. Khalifa, " A continuous-level memristor emulator and its application in a multivibrator circuit," Int. J. of Elec. And Com, vol.69,pp.771-775,2015.